

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 1 月 2 5 日
Date of Application:

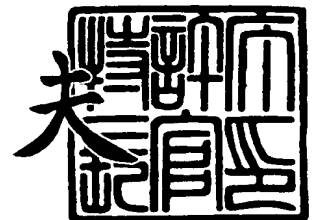
出 願 番 号 特 願 2 0 0 3 - 3 9 4 2 2 9
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 3 9 4 2 2 9]

出 願 人 東 北 パ イ オ ニ ア 株 式 会 社
Applicant(s):

2 0 0 4 年 5 月 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 3 7 9 8 6

【書類名】 特許願
【整理番号】 58P0499
【提出日】 平成15年11月25日
【あて先】 特許庁長官 今井 康夫 殿
【国際特許分類】 G09G 3/30
G01R 31/00
H05B 33/14

【発明者】
【住所又は居所】 山形県米沢市八幡原四丁目 3 1 4 6 番地 7 東北パイオニア株式
会社 米沢工場内
【氏名】 佐藤 一浩

【発明者】
【住所又は居所】 山形県米沢市八幡原四丁目 3 1 4 6 番地 7 東北パイオニア株式
会社 米沢工場内
【氏名】 村形 昌希

【発明者】
【住所又は居所】 山形県米沢市八幡原四丁目 3 1 4 6 番地 7 東北パイオニア株式
会社 米沢工場内
【氏名】 佐藤 宏幸

【特許出願人】
【識別番号】 000221926
【氏名又は名称】 東北パイオニア株式会社

【代理人】
【識別番号】 100101878
【弁理士】
【氏名又は名称】 木下 茂

【手数料の表示】
【予納台帳番号】 063692
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0102484

【書類名】 特許請求の範囲**【請求項 1】**

電気的な極性を有する自発光素子による画素をマトリクス状に多数配列した発光表示パネルと、前記発光表示パネルにおける各自発光素子を選択的に点灯駆動させるための点灯駆動装置を有する自発光表示モジュールであって、

前記点灯駆動装置には、前記発光表示パネルにおける発光不具合を検知するための不具合検知手段がさらに備えられていることを特徴とする自発光表示モジュール。

【請求項 2】

前記不具合検知手段には、前記自発光表示モジュールを使用する機器に搭載されている状態のまま、任意のタイミングにおいて表示パネルにおける発光不具合の検知動作が実行可能に構成されていることを特徴とする請求項 1 に記載の自発光表示モジュール。

【請求項 3】

前記不具合検知手段には、前記発光表示パネルに形成された前記自発光素子による全ての画素の発光不具合が検知可能に構成されていることを特徴とする請求項 1 または請求項 2 に記載の自発光表示モジュール。

【請求項 4】

前記不具合検知手段には、前記発光表示パネルにマトリクス状に配列された前記自発光素子による画素の座標値を検知可能に構成されていることを特徴とする請求項 1 ないし請求項 3 のいずれかに記載の自発光表示モジュール。

【請求項 5】

前記不具合検知手段は、前記自発光素子の非発光方向に流れる電流値を測定することができるように構成したことを特徴とする請求項 1 ないし請求項 4 のいずれかに記載の自発光表示モジュール。

【請求項 6】

前記自発光素子の非発光方向に流れる電流値から、前記自発光素子の欠陥パターンを識別する機能を備えたことを特徴とする請求項 5 に記載の自発光表示モジュール。

【請求項 7】

前記不具合検知手段には、自発光素子の非発光方向に流れる電流値をデジタル値に変換する構成を備えていることを特徴とする請求項 5 または請求項 6 に記載の自発光表示モジュール。

【請求項 8】

前記不具合検知手段による発光不具合の検知に基づいて、記憶報知手段を駆動するように構成したことを特徴とする請求項 1 ないし請求項 7 のいずれかに記載の自発光表示モジュール。

【請求項 9】

前記発光表示パネルに形成された発光素子が、有機化合物を発光層に用いた有機 EL 素子であることを特徴とする請求項 1 ないし請求項 8 のいずれかに記載の自発光表示モジュール。

【請求項 10】

電気的な極性を有する自発光素子による画素をマトリクス状に多数配列した発光表示パネルと、前記発光表示パネルにおける各自発光素子を選択的に点灯駆動させるための点灯駆動装置と、前記点灯駆動装置に備えられ発光表示パネルにおける発光不具合を検知するための不具合検知手段とを有する自発光表示モジュールにおける画素欠陥の検証方法であって、前記不具合検知手段は、

前記発光表示パネルに配列された自発光素子に蓄積された電荷を放電させる電荷放電ステップと、

電荷が放電された状態の前記自発光素子に対して、当該素子の非発光方向に電流を供給する電流供給ステップと、

前記電流供給開始後の所定時間経過後において、前記自発光素子を含む画素に流れる電流値を測定する電流値測定ステップと、

前記電流値測定ステップにおいて測定した電流値に応じて、画素欠陥の有無を判定する判定ステップとを順次実行し、

前記判定ステップにおいて判定された画素欠陥の状態に応じて記憶報知手段を働かせることを特徴とする自発光表示モジュールにおける画素欠陥の検証方法。

【請求項 1 1】

前記判定ステップにより特定された発光表示パネルにおける欠陥画素の位置に応じて、前記記憶報知手段を働かせることを特徴とする請求項 1 0 に記載の自発光表示モジュールにおける画素欠陥の検証方法。

【請求項 1 2】

前記電荷放電ステップと、電流供給ステップと、電流値測定ステップと、判定ステップとを、マトリクス状に配列された自発光素子の行単位もしくは列単位で実行することを特徴とする請求項 1 0 または請求項 1 1 に記載の自発光表示モジュールにおける画素欠陥の検証方法。

【書類名】明細書

【発明の名称】自発光表示モジュールおよび画素欠陥の検証方法

【技術分野】

【0001】

この発明は、発光素子として例えば有機EL（エレクトロ・ルミネッセンス）素子を用いた自発光表示パネルと、これを点灯駆動する点灯駆動装置とを備えた自発光表示モジュールに関するものであり、特に前記自発光表示モジュールの動作中もしくは動作開始時等の任意のタイミングにおいて、前記表示パネルにおける画素の欠陥を検証することができる機能を備えた自発光表示モジュールおよび画素欠陥の検証方法に関する。

【背景技術】

【0002】

現状において提供されている電子機器等の多くにおいてディスプレイが付帯されており、このディスプレイは情報化社会を支える機器のマンマシーンインターフェースとして必要不可欠なものとなっている。前記したディスプレイは、例えば医療機器や航空機の計器などのように、表示の不具合が人命に及ぼす可能性がある分野において使用する場合においては、携帯電話機やカーオーディオなどのコンシューマ機器に採用されるディスプレイよりも、その表示に厳しい信頼性が要求される。

【0003】

例えば、医薬品の注入機器などにおいては、注入量を示す数字表示部分で、明リーク現象が走査線方向に発生した場合、表示されている数字が“0”なのか“8”なのか判別ができなくなるという問題が発生し得る。また、小数点を表示するピクセル（画素）が不点灯となり数字の桁が誤って表示され、これに気付かずに数値が読まれるなどの問題も発生し得る。このように不具合のある表示をユーザが正常であると認識して前記した機器を使い続けることはきわめて危険であり、重大な問題に発展することは言うに及ばない。

【0004】

そこで、前記したような電子機器に用いられるディスプレイにおいては、製品出荷前の半製品の状態において各画素の欠陥状態を検査し、その欠陥の程度が当該ディスプレイを搭載する製品の基準値を満足するものであるか否かについて、判定するようにしている（例えば、特許文献1参照）。

【特許文献1】特許第3437152号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、前記した特許文献1に開示された発明は、製品出荷前の半製品の状態において、表示パネルの各画素の評価を実行しようとするものであり、有機ELディスプレイの検査用駆動回路を利用し、信頼性の高い評価結果を得ることができる評価装置を提供することを課題としているものである。

【0006】

前記した特許文献1に開示された評価装置を利用した場合、製品の初期不良を防止することができるという効果を享受することができるものの、この種のディスプレイにおいては、製品の出荷後における装置の稼働中などにおいて、画素の欠陥が発生するという問題を抱えている。したがって、このような問題の発生を最小限にとどめ、信頼性を確保するための種々の対策が取り入れられている。しかしながら、前記したように稼働中などにおいて画素の欠陥が発生する問題を克服にはきわめて多くの技術的な課題が存在し、製品の出荷後において画素の欠陥が発生することのないディスプレイを提供することは、困難であると言わざるを得ない。

【0007】

この発明は前記した現実的な問題点に着目してなされたものであり、特に発光表示パネルの稼働中もしくは稼働開始時等の任意のタイミングにおいて、前記表示パネルにおける画素の欠陥を検証することができる機能を備え、画素の欠陥等が発生した場合においては

、この状態をユーザに対して報知することにより、誤った表示情報をユーザに伝えるのを防止できるようにした自発光表示モジュールおよび画素欠陥の検証方法を提供することを目的とするものである。

【課題を解決するための手段】

【0008】

前記した目的を達成するためになされたこの発明にかかる自発光表示モジュールは、請求項1に記載のとおり、電気的な極性を有する自発光素子による画素をマトリクス状に多数配列した発光表示パネルと、前記発光表示パネルにおける各自発光素子を選択的に点灯駆動させるための点灯駆動装置を有する自発光表示モジュールであって、前記点灯駆動装置には、前記発光表示パネルにおける発光不具合を検知するための不具合検知手段をさらに備えた点に特徴を有する。

【0009】

また、前記した目的を達成するためになされたこの発明にかかる画素欠陥の検証方法は請求項10に記載のとおり、電気的な極性を有する自発光素子による画素をマトリクス状に多数配列した発光表示パネルと、前記発光表示パネルにおける各自発光素子を選択的に点灯駆動させるための点灯駆動装置と、前記点灯駆動装置に備えられ発光表示パネルにおける発光不具合を検知するための不具合検知手段とを有する自発光表示モジュールにおける画素欠陥の検証方法であって、前記不具合検知手段は、前記発光表示パネルに配列された自発光素子に蓄積された電荷を放電させる電荷放電ステップと、電荷が放電された状態の前記自発光素子に対して、当該素子の非発光方向に電流を供給する電流供給ステップと、前記電流供給開始後の所定時間経過後において、前記自発光素子を含む画素に流れる電流値を測定する電流値測定ステップと、前記電流値測定ステップにおいて測定した電流値に応じて、画素欠陥の有無を判定する判定ステップとを順次実行し、前記判定ステップにおいて判定された画素欠陥の状態に応じて記憶報知手段を働かせる点に特徴を有する。

【発明を実施するための最良の形態】

【0010】

以下、この発明にかかる自発光表示モジュールについて、図に示す実施の形態に基づいて説明する。なお、この発明にかかる自発光表示モジュールは、電気的な極性を有する自発光素子をマトリクス状に多数配列した発光表示パネルと、この発光表示パネルにおける各自発光素子を選択的に点灯駆動させるための駆動装置を備えており、この駆動装置には発光表示パネルにおける発光不具合を検知するための不具合検知手段がさらに備えられている。そして、以下に説明する実施の形態においては、自発光素子として、有機材料を発光層に用いた有機EL素子を採用した例を示す。

【0011】

有機EL素子は、電気的には極性（ダイオード特性）を有する発光エレメントと、この発光エレメントに並列に結合する寄生容量成分とによる構成に置き換えることができ、有機EL素子は容量性の発光素子であるといえることができる。この有機EL素子は、発光駆動電圧が順方向に印加されると、先ず、当該素子の電気容量に相当する電荷が電極に変位電流として流れ込み蓄積される。続いて当該素子固有の一定の電圧（発光閾値電圧＝ V_{th} ）を越えると、一方の電極（ダイオード成分の陽極側）から発光層を構成する有機層に電流が流れ初め、この電流に比例した強度で発光すると考えることができる。

【0012】

一方、有機EL素子は電流・輝度特性が温度変化に対して安定しているのに対して、電圧・輝度特性が温度変化に対して不安定であること、また、有機EL素子は過電流を受けた場合に劣化が激しく、発光寿命を短縮させるなどの理由により、一般的には定電流駆動がなされる。かかる有機EL素子を用いた表示パネルとして、EL素子をマトリクス状に配列したパッシブマトリクス型表示パネルと、マトリクス状に配列した各EL素子をTFT（Thin Film Transistor）により個々に点灯駆動するアクティブマトリクス型表示パネルが提案されている。

【0013】

図1には、パッシブマトリクス型表示パネルを含む自発光表示モジュールが示されている。このパッシブマトリクス駆動方式における有機EL素子のドライブ方法には、陰極線走査・陽極線ドライブ、および陽極線走査・陰極線ドライブの2つの方法があるが、図1に示された構成は前者の陰極線走査・陽極線ドライブの形態を示している。すなわち、 n 本のドライブ線としての陽極線 $A1 \sim An$ が縦方向（列方向）に配列され、 m 本の走査線としての陰極線 $K1 \sim Km$ が横方向（行方向）に配列され、各々の交差した部分（計 $n \times m$ 箇所）に、ダイオードのシンボルマークで示した有機EL素子 $E11 \sim Enm$ が配置されて、表示パネル1を構成している。

【0014】

そして、画素を構成する各EL素子 $E11 \sim Enm$ は、縦方向に沿う陽極線 $A1 \sim An$ と横方向に沿う陰極線 $K1 \sim Km$ との各交点位置に対応して一端（EL素子の等価ダイオードにおける陽極端子）が陽極線に、他端（EL素子の等価ダイオードにおける陰極端子）が陰極線に接続されている。さらに、各陽極線 $A1 \sim An$ は点灯駆動装置を構成するデータドライバとしての陽極線ドライブ回路2に接続され、各陰極線 $K1 \sim Km$ は同じく点灯駆動装置を構成する走査ドライバとしての陰極線走査回路3に接続されてそれぞれ駆動される。

【0015】

前記陽極線ドライブ回路2には、後述するDC-DCコンバータにおける昇圧回路4よりもたらされる駆動電圧 VH を利用して動作する定電流源 $I1 \sim In$ およびドライブスイッチ $Sal \sim San$ が備えられており、ドライブスイッチ $Sal \sim San$ が、前記定電流源 $I1 \sim In$ 側に接続されることにより、定電流源 $I1 \sim In$ からの電流が、陰極線に対応して配置された個々のEL素子 $E11 \sim Enm$ に対して供給されるように作用する。また、この実施の形態においては前記ドライブスイッチ $Sal \sim San$ は、定電流源 $I1 \sim In$ からの電流を個々のEL素子に供給しない場合には、前記各陽極線を開放端子（ハイインピーダンス側）、もしくは基準電位点としてのグランド側に接続できるように構成されている。

【0016】

また、前記陰極線走査回路3には、各陰極線 $K1 \sim Km$ に対応して走査スイッチ $Sk1 \sim Skm$ が備えられ、クロストーク発光を防止するための後述する逆バイアス電圧生成回路5からの逆バイアス電圧 VM または基準電位点としてのグランド電位のうちのいずれか一方を、対応する陰極線に接続するように作用する。これにより、陰極線を所定の周期で基準電位点（グランド電位）に設定しながら、所望の陽極線 $A1 \sim An$ に定電流源 $I1 \sim In$ を接続することにより、前記各EL素子を選択的に発光させるように作用する。

【0017】

一方、前記したDC-DCコンバータは、図1に示す例においては昇圧回路4としてPWM（パルス幅変調）制御を利用し、直流の駆動電圧 VH を生成するように構成されている。なお、このDC-DCコンバータは、PWM制御に代えて周知のPFM（パルス周波数変調）制御もしくはPSM（パルススキップ変調）制御を利用することもできる。

【0018】

このDC-DCコンバータは、昇圧回路4の一部を構成するスイッチングレギュレータ6から出力されるPWM波が、スイッチング素子としてのMOS型パワーFETQ1を所定のデューティサイクルでオン制御するように構成されている。すなわち、パワーFETQ1のオン動作によって、一次側のDC電圧源B1からの電力エネルギーがインダクタL1に蓄積され、パワーFETQ1のオフ動作に伴い、前記インダクタL1に蓄積された電力エネルギーは、ダイオードD1を介してコンデンサC1に蓄積される。そして、前記パワーFETQ1のオン・オフ動作の繰り返しにより、昇圧されたDC出力をコンデンサC1の端子電圧として得ることができる。

【0019】

前記DC出力電圧は、温度補償を行うサーミスタTH1、抵抗体R11およびR12によって分圧され、スイッチングレギュレータ6における誤差増幅器7に供給され、この誤差増幅器7において基準電圧 $Vref$ と比較される。この比較出力（誤差出力）がPWM回路8に

供給され、発振器 9 からもたらされる信号波のデューティを制御することで、前記出力電圧を所定の駆動電圧 V_H に保持するようにフィードバック制御される。したがって、前記した DC-DC コンバータによる出力電圧、すなわち前記駆動電圧 V_H は、次の式 1 のように表すことができる。

$$V_H = V_{ref} \times \{ (TH1 + R11 + R12) / R12 \} \quad \cdots \cdots \text{(式 1)}$$

【0020】

一方、前記したクロストーク発光を防止するために利用される逆バイアス電圧生成回路 5 は、前記駆動電圧 V_H を分圧する分圧回路により構成されている。すなわち、この分圧回路は、抵抗体 $R13$ 、 $R14$ およびエミッタフォロアとして機能する npn トランジスタ $Q2$ により構成されており、前記トランジスタ $Q2$ のエミッタにおいて逆バイアス電圧 V_M を得るようにしている。したがって、前記トランジスタ $Q2$ におけるベース・エミッタ間電圧を V_{be} として表せば、この分圧回路により得られる逆バイアス電圧 V_M は、次の式 2 ように表すことができる。

$$V_M = V_H \times \{ R14 / (R13 + R14) \} - V_{be} \quad \cdots \cdots \text{(式 2)}$$

【0021】

なお、前記した陽極線ドライブ回路 2 および陰極線走査回路 3 には、CPU を含む発光制御機能および後述する表示パネルの発光不具合を検知する不具合検知機能を備えた制御回路 11 よりコントロールバスが接続されている。そして、表示すべき映像信号に基づいて、前記走査スイッチ $S_{k1} \sim S_{km}$ およびドライブスイッチ $S_{a1} \sim S_{an}$ が操作される。これにより、映像信号に基づいて陰極走査線を所定の周期でグランド電位に設定しながら所望の陽極線に対して定電流源 $I_1 \sim I_n$ が接続される。したがって、前記各発光素子は選択的に発光し、表示パネル 1 上に前記映像信号に基づく画像が表示される。

【0022】

なお、図 1 に示す状態は、第 1 の陰極線 $K1$ がグランド電位に設定されて走査状態になされ、この時、非走査状態の陰極線 $K2 \sim K_m$ には、前記した逆バイアス電圧生成回路 5 からの逆バイアス電圧 V_M が印加されている。したがって、ドライブされている陽極線と走査選択がなされていない陰極線との交点に接続された各 EL 素子がクロストーク発光するのが防止されるように作用する。

【0023】

一方、図 1 に示す実施の形態においては、前記した逆バイアス電圧生成回路 5 と陰極線走査回路 3 との間に電流／電圧変換器 12 が配置されており、この電流／電圧変換器 12 により得られるアナログの電圧値は、A/D 変換器 13 によってデジタルデータに変換され、CPU を含む前記制御回路 11 に供給されるように構成されている。この実施の形態においては、これら電流／電圧変換器 12、A/D 変換器 13 および制御回路 11 によって、表示パネルにおける発光不具合を検知するための不具合検知手段を構成している。そして、前記制御回路 11 において表示パネルにおける発光不具合、すなわち画素等の欠陥を検知した場合においては、これに応じて画素欠陥報知手段（記憶報知手段）14 を働かすことができるように構成されている。

【0024】

表示パネルにおける画素欠陥の検証方法については、後で詳しく説明するが、図 1 に示す構成においては逆バイアス電圧生成回路 5 からの逆バイアス電圧 V_M を利用して、各 EL 素子 $E_{11} \sim E_{nm}$ の非発光方向に電流を流し、この時に流れる電流波形に基づいて画素が欠陥状態であるか否かが検証される。このために、前記したとおり逆バイアス電圧生成回路 5 と陰極線走査回路 3 との間に電流／電圧変換器 12 が配置されている。

【0025】

図 2 には、前記した電流／電圧変換器 12 の具体的な回路構成の一例が示されている。図 2 に示すように、逆バイアス電圧生成回路 5 から陰極線走査回路 3 側に流れる電流値 I_M を検出するために、ドロップ抵抗 R_d が介在されており、この抵抗 R_d における陰極線走査回路 3 側はオペアンプ 12a の非反転入力端子に接続され、抵抗 R_d における逆バイアス電圧生成回路 5 側はオペアンプ 12a の反転入力端子に接続されている。前記オペ

アンプ 12a の出力端と反転入力端子との間には帰還抵抗 R1 が接続されており、したがってオペアンプ 12a は電圧増幅器として働き、その出力端に前記抵抗 R_d の両端電圧に対応した出力を発生する。

【0026】

前記オペアンプ 12a の出力は、抵抗 R2 および R3 によって分圧され、オペアンプ 12b の非反転入力端子に供給されるように構成されている。一方、前記オペアンプ 12a の非反転入力端子の電位は、オペアンプ 12c の非反転入力端子に供給されるように構成されている。このオペアンプ 12c は、その出力端が反転入力端子に接続されており、したがってバッファアンプとして機能する。そしてオペアンプ 12c の出力端は、抵抗 R4 を介してオペアンプ 12b の非反転入力端子に接続されている。

【0027】

前記オペアンプ 12b の出力端と反転入力端子の間にも帰還抵抗 R5 が接続されており、したがってオペアンプ 12b は電圧増幅器として働き、その出力端には、結果として前記抵抗 R_d の両端電圧に対応した出力が検出電圧としてもたらされる。

【0028】

図 3 における上半部には、前記した電流／電圧変換器 12 からの検出電圧をデジタルデータに変換する A/D 変換器 13 の具体的な回路構成の一例が示されている。前記した電流／電圧変換器 12 からの検出電圧は図 3 に示すコンパレータ CP1 における反転入力端子に供給される。この図 3 に示す A/D 変換器 13 内においても、CPU 13a が具備されており、CPU 13a よりパルス発生器 13b、およびのこぎり波発生器 13c に対してスタート信号が供給されると共に、これに同期して CPU 13a よりカウンタ 13d に対してカウンタリセット信号が供給されるように動作する。

【0029】

これにより、まずカウンタ 13d におけるカウンタ値がリセットされる。これに続いて、パルス発生器 13b からのパルス出力によって、NAND ゲート NA1 よりカウンタ 13d に対してカウントアップ出力が供給され、カウンタ 13d はカウントアップ作用を開始する。

【0030】

一方、コンパレータ CP1 の非反転入力端子には、のこぎり波発生器 13c からの、のこぎり波が供給される。前記コンパレータ CP1 は、アナログ入力（検出電圧）のレベルが、のこぎり波発生器 13c から供給されるのこぎり波のレベルとクロスする時点で、トランジスタ Q1 をスイッチングさせる。これにより、NAND ゲート NA1 を介したパルス発生器 13b からの出力が停止され、カウンタ 13d はカウントアップ作用を停止する。

【0031】

すなわち、カウンタ 13d は CPU 13a よりスタート信号が供給されてカウントを開始し、コンパレータ CP1 に供給されるアナログ信号のレベルが、前記のこぎり波のレベルとクロスするまでの時間に対応したカウンタ値を、数ビットの出力（図 3 に示した例においては、4 bit の出力）として CPU 13a に供給するように作用する。これにより、電流／電圧変換器 12 によって取得された検出電圧は、CPU 13a にデジタルデータとして一旦取り込まれ、前記した不具合検知機能として働く制御回路 11 に供給される。

【0032】

次に前記した図 1～図 3 に示す構成によってなされる表示パネルにおける発光不具合を検知する不具合検知手段の動作について、図 4 に示すフローチャートに基づいて説明する。この図 4 に示す不具合検知手段の動作は、前記した発光表示パネルと点灯駆動装置とからなる自発光表示モジュールに、例えば動作電源が投入された時、もしくは動作電源が投入されている状態において定期的に、またはユーザが検知スイッチをオン操作した時などにおいてスタートされることが望ましい。

【0033】

図 4 に示すステップ S11 においては、EL 素子の陰極、および陽極を全て接地して、EL 素子の寄生容量に蓄積されている電荷を放電させる操作がなされる。これは、図 1 に

示す陰極線走査回路 3 における走査スイッチ $S_{k1} \sim S_{km}$ を全てグラント GND に接続し、陽極線ドライブ回路 2 におけるドライブスイッチ $S_{a1} \sim S_{an}$ を全てグラント GND に接続することで達成される。次にステップ S 1 2 においては、EL 素子の陰極側が全て VM に接続される。これは、ドライブスイッチ $S_{a1} \sim S_{an}$ を全て開放端子（ハイインピダンス側）に設定した状態で、陰極線走査回路 3 における走査スイッチ $S_{k1} \sim S_{km}$ を、全て逆バイアス電圧生成回路 5 側に接続されることで達成される。

【0034】

続いて、ステップ S 1 3 においては、1 つの陽極ラインをグラント GND に接地し、他の陽極ラインは全てハイインピーダンスにする操作が実行される。これは、例えば陽極左側の 1 ライン目である A1 を、陽極線ドライブ回路 2 におけるドライブスイッチ S_{a1} によってグラントに接地し、2 ライン目以降である陽極ライン A2 ~ A_n に対応する各ドライブスイッチ $S_{a2} \sim S_{an}$ を開放端子（ハイインピダンス側）に設定するようになされる。

【0035】

次にステップ S 1 4 において、電流 I_M の変化を観測することで画素欠陥の有無およびその欠陥の状態を判定し、その情報を記録する操作がなされる。このステップは、図 3 に示すように制御回路 1 1 内に備えられた画素欠陥判定手段 1 1 a によって実行される。すなわち、画素欠陥判定手段 1 1 a においては、すでに説明した A/D 変換器 1 3 からもたらされるデジタルデータを取得して、1 ライン目である陽極ライン A1 に接続されている画素に欠陥があるか否かを判定する。

【0036】

図 5 は、その判定方法を説明するものであり、これは EL 素子の寄生容量の電荷を放電した状態で、EL 素子の非発光方向に電流を供給した場合の電流の変化を示したものである。ここで、画素が正常である場合においては、EL 素子の寄生容量に対して充電動作がなされるため、電流 I_M が急激に立ち上り、所定時間経過後においては電流 I_M はほぼゼロになされる。すなわち、図 5 に示す特性 a の態様となる。

【0037】

これに対して、陽極ラインが断線しているような場合においては、一点鎖線で示すように電流 I_M の値はゼロで変化しない。すなわち、図 5 に示す特性 b の態様となる。また、EL 素子が完全に短絡状態になされている場合においては、破線で示したように電流 I_M の値は大きな値を持続する。すなわち、図 5 に示す特性 c の態様となる。さらに、EL 素子に不完全ではあるが短絡箇所が存在する場合には、電流 I_M が急激に立ち上った後、その値はゼロには戻らず図 5 に示す特性 d の態様となる。

【0038】

したがって、図 5 に示すように t_1 をスタートとした時、スタートから第 1 所定時間経過後の t_2 における電流 I_M の値を検知し、さらにスタートから第 2 所定時間経過後の t_3 において、再び電流 I_M の値を検知することで、図 5 に a として示す正常のものであるか、b ~ d に示す欠陥を含むものであるかの識別をすることができる。この場合、b ~ d に示す欠陥パターンも識別することができる。なお、図 5 に示す態様は、説明の便宜上アナログデータで示しているが、前記した図 3 に示す画素欠陥判定手段 1 1 a は、デジタルデータを利用して同様の判定動作が実行される。

【0039】

ここで、前記画素欠陥判定手段 1 1 a が画素欠陥ありと判定した場合、すなわち図 5 に示す a の態様以外の例えば b ~ d の欠陥パターンであると判定した場合には、二次元のマップ状に形成された記憶手段 1 1 b にフラグを立てる操作がなされる。この場合、制御回路 1 1 においては、どの陽極ラインにおいて画素の欠陥状態を検証しているかについて把握している。したがって、この時の書き込みアドレス情報を利用して、記憶手段 1 1 b を示すマップ状の模式図において、陽極ライン A1 として示す列に対して、一例として全てフラグ（図 3 の記憶手段 1 1 b においては星印）を書き込む操作がなされる。これにより、陽極ライン A1 は欠陥ラインであることが記憶される。

【0040】

図4に戻り、ステップS15においては、全ての陽極ラインについて、前記したステップS11～S14のルーチンが実行されたか否かが判定される。すなわち、各陽極ラインごとに前記したステップS11～S14のルーチンが実行され、当該陽極ラインに欠陥が含まれる場合には、同様に記憶手段11bにフラグを立てる操作がなされる。なお、図3に示す記憶手段11bにおいては、前記した陽極ラインA1の他に陽極ラインA5にも欠陥があることが示されている。

【0041】

そして、ステップS16においては、前記した記憶手段11bを参照することで、欠陥を有する陽極ラインを特定する。そして、ステップS17においては、EL素子の陰極、および陽極を全て接地して、EL素子の寄生容量に蓄積されている電荷を放電させる操作がなされる。これは、すでに説明したステップS11と同様の動作である。そして、ステップS18に移り、前記したステップS16において特定した欠陥陽極ラインの1つをグラウンドGNDに接地し、他の陽極ラインをハイインピーダンスにする。これは、欠陥陽極ラインであるA1を先ずドライブスイッチSa1によってグラウンドに接地し、他の陽極ラインであるA2～Anに対応する各ドライブスイッチSa2～Sanを開放端子（ハイインピーダンス側）に設定するようになされる。

【0042】

続いてステップS19においては、1つの陰極ラインにVMを印加し、他の陰極ラインを接地し、電流IMの変化を観測して、欠陥情報を記録する操作がなされる。この場合、先ず、第1の陰極ラインK1に対応する操作スイッチSk1をVM側に接続し、他の陰極ラインK2～Kmに対応する操作スイッチSk2～Skmをグラウンドに接続するようになされる。これにより、欠陥を有する陽極ラインA1に接続された第1のEL素子E11に対して、非発光方向に電流が供給される。この時に流れる電流波形によって、EL素子E11が正常か否かが判定される。

【0043】

この時の判定手法は、ステップS14で説明した例と同様であり、図5に示したような電流波形に基づいて判定される。そして、EL素子E11は正常であると判定された場合には記憶手段11bにおけるA1とK1の交点座標におけるフラグを取り消す操作がなされる。これは、前記した画素欠陥判定手段11aによってなされる。

【0044】

続いて、ステップS20に移り、全ての陰極ラインについて欠陥情報を記録したか否かが判定される。すなわち、各陰極ラインごとに前記したステップS17～S19のルーチンが実行され、陽極ラインA1に対応した他のEL素子E12～E1mについて、個々に正常であるか否かが判定される。そして、正常であると判定された場合には、前記と同様にその交点座標におけるフラグを取り消す操作がなされ、欠陥状態であると判定された場合にはフラグは取り消さずに残される。なお、図3に模式的に示した記憶手段11bにおいては、A1とK3の交点座標におけるEL素子E13に欠陥があることを示している。

【0045】

そして、ステップS21に移り、ステップS16において特定した欠陥を有する陽極ラインの全てにおいて、ステップS17～S20を実行したか否かが判定される。要するに、前記した欠陥を有する陽極ラインA5についても同様に検証され、不具合検知手段の動作は停止される。この場合、図3に模式的に示した記憶手段11bにおいては、A5とK5の交点座標におけるEL素子も欠陥があることが示されている。なお、前記したステップS19においては、1つの陰極ラインをグラウンドGNDに接地し、他の陰極ラインにVMを印加して、電流IMの変化を観測することで欠陥情報を記録するにしてもよい。

【0046】

以上説明した不具合検知手段の動作によると、表示パネルに形成されたEL素子による全ての画素の発光不具合を検知することができ、また、図3に示す記憶手段11bに書き込まれているフラグのアドレスにより、発光不具合となっている画素の座標値を検出することができる。そして、図3に示す欠陥アドレス検知手段11cは、記憶手段11bに書

き込まれているフラグのアドレスに基づいて、画素欠陥報知手段 14 を働かせるように作用する。

【0047】

この場合、たとえ画素に欠陥が生じたとしても、表示を見誤る可能性が少ない位置であれば、画素欠陥報知手段 14 を働かせず、そのまま使用するような運用を図ることができる。また、画素の欠陥位置が例えば小数点を表示する位置であるような場合には、欠陥の画素数が僅かであっても、画素欠陥報知手段 14 を働かせる必要が生ずる。このような選択は、この自発光表示モジュールが搭載される機器に応じて、適宜設定することが望まれる。

【0048】

前記画素欠陥報知手段 14 は、例えばブザーのような聴覚的に報知するような手段を採用してもよく、また表示パネル 1 に故障が発生したことを知らせるメッセージを表示するようにしてもよい。もしくは表示パネル 1 の表示を消すことで、故障していることが明らかであるようにすることもできる。この場合、例えば航空機に使用されるメータなどのように表示を消すことが許されないような場合においては、表示位置を適宜変更させるような手段を採用することも考えられる。

【0049】

なお、前記した実施の形態においては、図 5 に示した電流 I_M の変化を観測することで、欠陥画素を判定しその座標を記憶するようにしているが、この場合、図 5 に b, c, d で示す欠陥のパターンも、例えば 2 ビット程度のデータで同時に記憶し、そのパターンと欠陥位置とに応じて、前記した画素欠陥報知手段 14 を働かせるか否かを判断させるようにしてもよい。

【0050】

以上説明した実施の形態は、この発明をパッシブマトリクス型表示パネルに適用した例を示しているが、この発明はアクティブマトリクス型表示パネルに適用することも可能である。図 6 はこの発明をアクティブマトリクス型表示パネルに適用した例を示すものであり、すでに説明した各部に相当する部分は同一符号で示している。したがって、個々の詳細な説明は適宜省略する。

【0051】

この図 6 に示す実施の形態における表示パネル 1 には、データドライバ 2 からの映像データに対応したデータ信号がそれぞれ供給される多数のデータ電極線 A1, A2, ……が列方向に配列されており、また、前記データ電極線に平行して多数の電源供給線 P1, P2, ……も配列されている。一方、走査ドライバ 3 からの走査信号が供給される多数の走査電極線 K1, K2, ……が行方向に配列されると共に、走査電極線に平行して多数の電源制御線 F1, F2, ……も配列されている。

【0052】

そして、単位発光画素に対応する EL 素子 E1 を含む回路構成においては、制御用 T_FT、駆動用 T_FT、キャパシタが具備されている。なお、図 6 に示された形態においては、制御用 T_FT として第 1 と第 2 のトランジスタ T_{r1}, T_{r2} が用いられており、これらの各ゲートには行を走査するための走査信号が、走査電極線 K1, K2, ……を介して順に与えられるように構成されている。

【0053】

また、この実施の形態においては第 1 と第 2 の制御用トランジスタ T_{r1}, T_{r2} のソース、ドレイン間が直列接続されている。そして、第 1 の制御用トランジスタ T_{r1} におけるソースがデータ電極線 A1, A2, ……に接続され、第 2 の制御用トランジスタ T_{r2} におけるドレインが駆動用トランジスタ T_{r3} のゲートに接続されると共に、キャパシタ C1 の一端に接続されている。

【0054】

前記キャパシタ C1 の他端および駆動用トランジスタ T_{r3} のソースは、電源供給線 P1, P2, ……に接続されており、駆動用トランジスタ T_{r3} のドレインは、EL 素子 E1 の

陽極端子に接続されている。そして、E L 素子 E1 の陰極端子は電源制御線 F1, F2, ……に接続されている。また、この実施の形態においては、各駆動用トランジスタ Tr3 のドレインとソース間にダイオード D1 が接続されている。これは、後述するように不具合検知手段を動作させて、E L 素子 E1 に対して非発光方向に電流を流す際に導通して、駆動用トランジスタ Tr3 をバイパスさせるために利用される。なお、図 6 においては紙面の都合で 4 つの画素に対応する構成が描かれているが、以上説明した構成は表示パネル 1 に配列された各有機 E L 素子 E1 に対応してそれぞれ同様に構成されている。

【0055】

このような回路が行および列方向に複数配列された表示パネル 1 の単位画素の発光制御動作は、アドレス期間において第 1 および第 2 の制御用トランジスタ Tr1, Tr2 のゲートに走査電極線 K1, K2, ……を介してオン電圧が供給される。これにより、直列接続されたトランジスタ Tr1, Tr2 の各ソース・ドレインを介して映像データ信号に対応した電流をキャパシタ C1 に流し、これによりキャパシタ C1 は充電される。そして、その充電電圧が駆動用トランジスタ Tr3 のゲートに供給されて、トランジスタ Tr3 はそのゲート電圧と、電源制御線 F1, F2, ……に供給される制御電圧（この実施の形態においては、グランド電位）に対応した電流を、有機 E L 素子 E1 に流し、これにより E L 素子 E1 は発光する。

【0056】

一方、制御用トランジスタ Tr1, Tr2 のゲート電圧がオフ電圧となると、トランジスタ Tr1, Tr2 はいわゆるカットオフとなる。しかしながら、駆動用トランジスタ Tr3 のゲート電圧はキャパシタ C1 に蓄積された電荷により保持される。そして、次のアドレッシング時まで駆動用トランジスタ Tr3 による有機 E L 素子 E1 への駆動電流を維持し、これにより E L 素子 E1 の発光も維持される。

【0057】

図 6 に示す構成においては、発光表示パネル 1 とデータドライバ 2 および走査ドライバ 3 を含む自発光表示モジュールに加えて、前記発光表示パネルにおける発光不具合を検知するための不具合検知手段がさらに備えられている。すなわち、この不具合検知手段は、CPU を含む制御回路 11、電流／電圧変換器 12、A/D 変換器 13、電源供給ブロック 21、非発光電流供給ブロック 22 より構成されている。そして、制御回路 11 からの指令により画素欠陥報知手段 14 が動作するように構成されている。

【0058】

前記電源供給ブロック 21 は、表示パネル 1 が点灯駆動される状態においては、電源 B3 からの駆動電圧がスイッチ SY1, SY2, ……を介して、各電源供給線 P1, P2, ……に与えるようになされる。この時、非発光電流供給ブロック 22 における各スイッチ SX1, SX2, ……はグランド側に接続される。これにより、表示パネル 1 に配列された各画素は前記したように選択的に発光駆動される。

【0059】

ここで、前記不具合検知手段によって、表示パネルにおける画素の欠陥を検証する場合においては、すでに説明したように各 E L 素子 E1 に対して非発光方向に電流を供給することになる。このために CPU を含む制御回路 11 は、非発光電流供給ブロック 22 における各スイッチ SX1, SX2, ……を、電流／電圧変換器 12 側に接続させるように指令する。また、図 6 に示す状態においては、制御回路 11 は電源供給ブロック 21 におけるスイッチ SY1 をグランドに接続し、他は開放端子（ハイインピダンス側）に設定するようにしている。

【0060】

これにより、電圧源 B2 からの電流は、電流／電圧変換器 12、非発光電流供給ブロック 22 における各スイッチ SX1, SX2, ……、電源制御線 F1, F2, ……、E L 素子 E1、電源供給線 P1, P2, ……、電源供給ブロック 21 におけるスイッチ SY1 の経路を通過して流れる。この時の電流値は電流／電圧変換器 12 によって、電圧変換され、A/D 変換器 13 によってデジタルデータに変換され、制御回路 11 に供給される。

【0 0 6 1】

以上の説明で明らかとなっており、不具合検知機能によって、表示パネルにおける画素の欠陥を検証する場合においては、非発光電流供給ブロック 2 2 における各スイッチ SX1, SX2, ……は、図 1 に示した陰極線走査回路 3 における走査スイッチ Sk1 ~ Skm と同様に機能する。また、電源供給ブロック 2 1 におけるスイッチ SY1, SY2, ……は、図 1 に示した陽極線ドライブ回路 2 におけるドライブスイッチ Sal ~ San と同様に機能する。したがって、図 6 に示した回路構成によって、すでに説明した図 4 に示す不具合検知手段の動作フローを実行することができる。

【図面の簡単な説明】

【0 0 6 2】

【図 1】 この発明をパッシブ駆動型表示パネルに適用した例を示す結線図である。

【図 2】 図 1 における電流／電圧変換器の具体的な回路構成の一例を示した結線図である。

【図 3】 図 1 における A/D 変換器および制御回路の具体的な回路構成の一例を示した結線図である。

【図 4】 図 1 ~ 図 3 に示す構成によってなされる不具合検知手段の動作を説明するフローチャートである。

【図 5】 画素に欠陥があるか否かを判定する際に利用される電流波形図である。

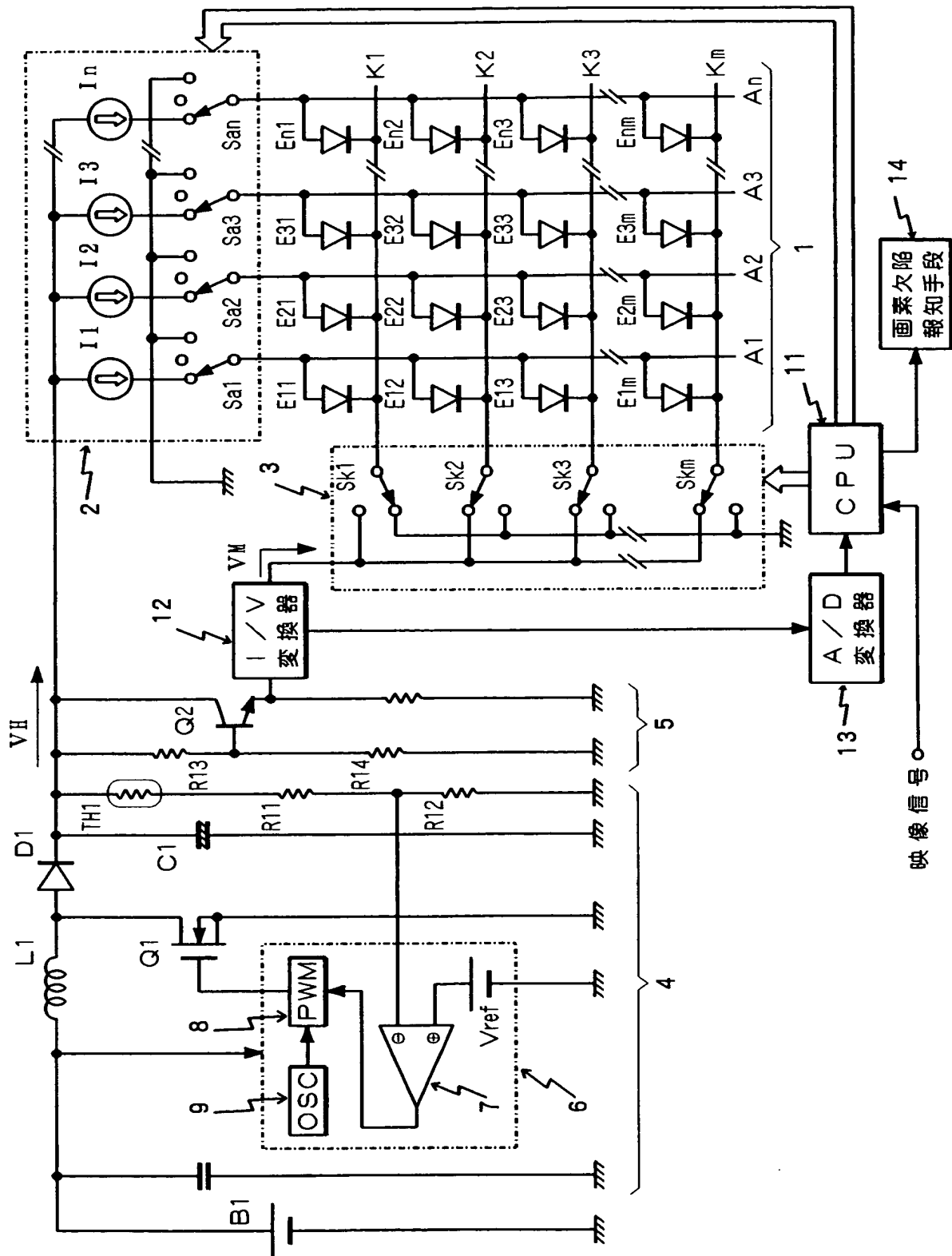
【図 6】 この発明をアクティブ駆動型表示パネルに適用した例を示す結線図である。

【符号の説明】

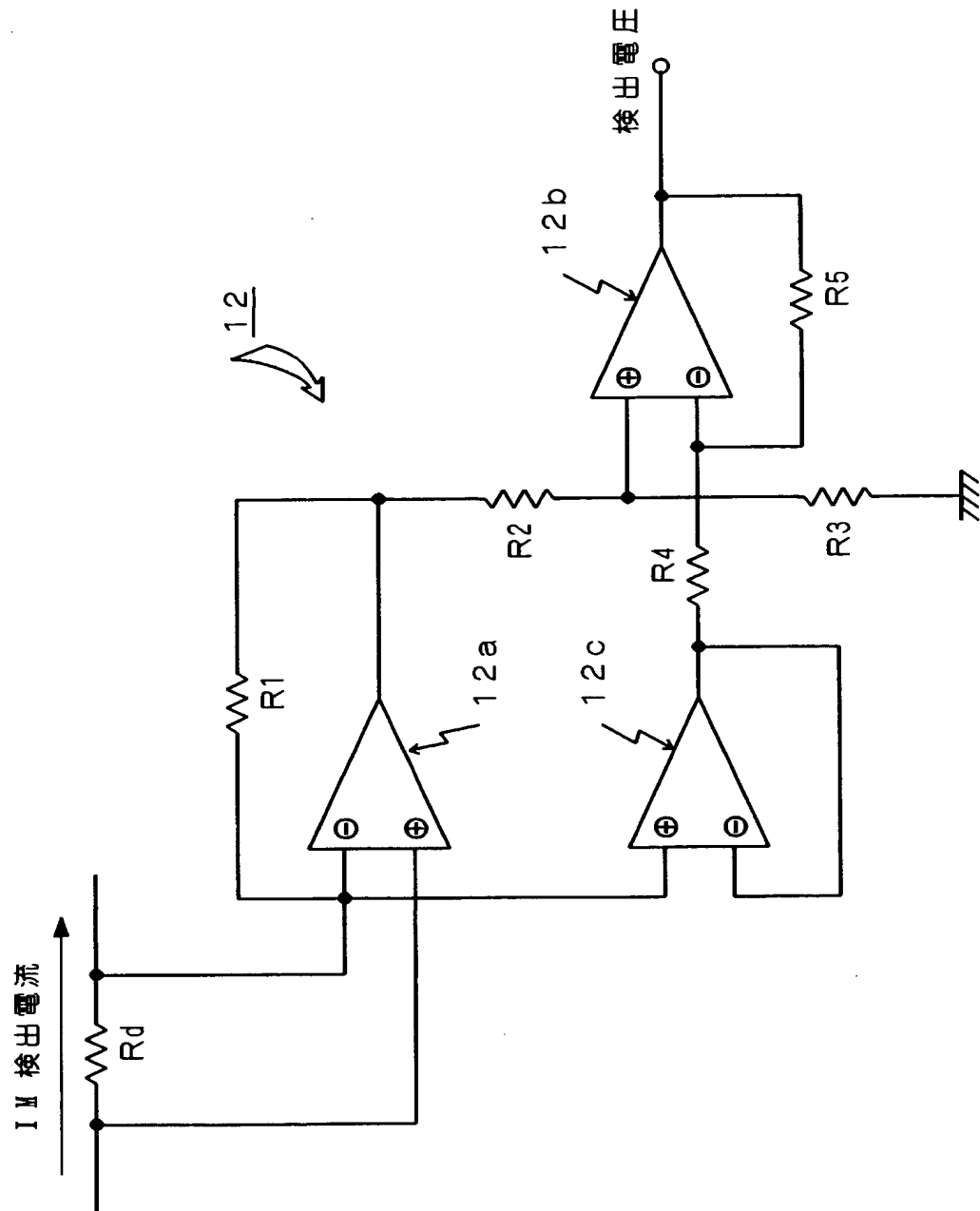
【0 0 6 3】

1	発光表示パネル
2	データドライバ
3	走査ドライバ
4	昇圧回路
5	逆バイアス電圧生成回路
1 1	制御回路
1 1 a	画素欠陥判定手段
1 1 b	記憶手段
1 1 c	欠陥アドレス検知手段
1 2	電流／電圧変換器
1 3	A/D 変換器
1 4	画素欠陥報知手段
A1 ~ An	ドライブ線（陽極線）
B1 ~ B3	D C 電圧源
E1 , E11 ~ Enm	発光素子（有機 E L 素子）
I1 ~ In	定電流源
K1 ~ Km	走査線（陰極線）
Sal ~ San	ドライブスイッチ
Sk1 ~ Skm	走査スイッチ

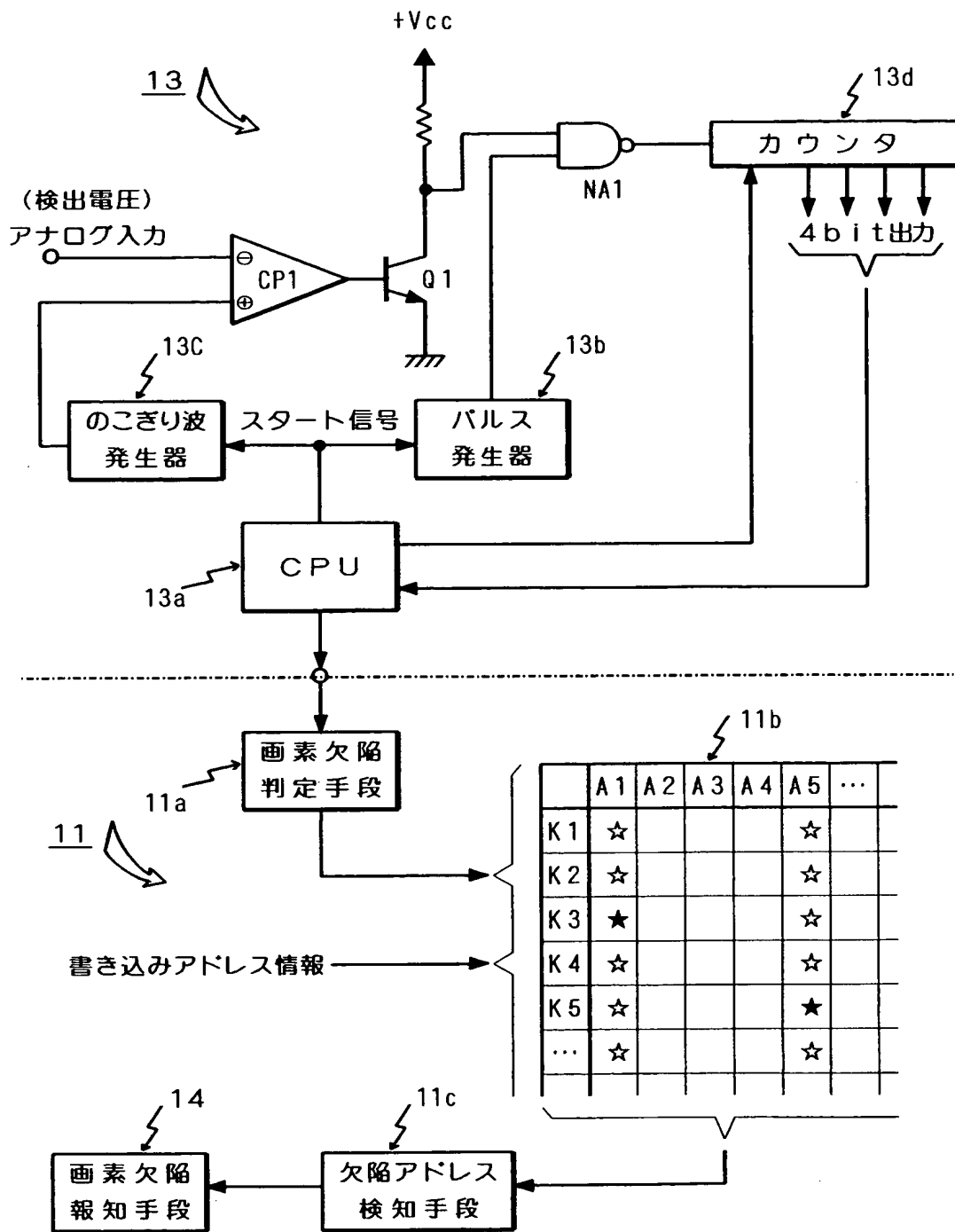
【書類名】 図面
【図 1】



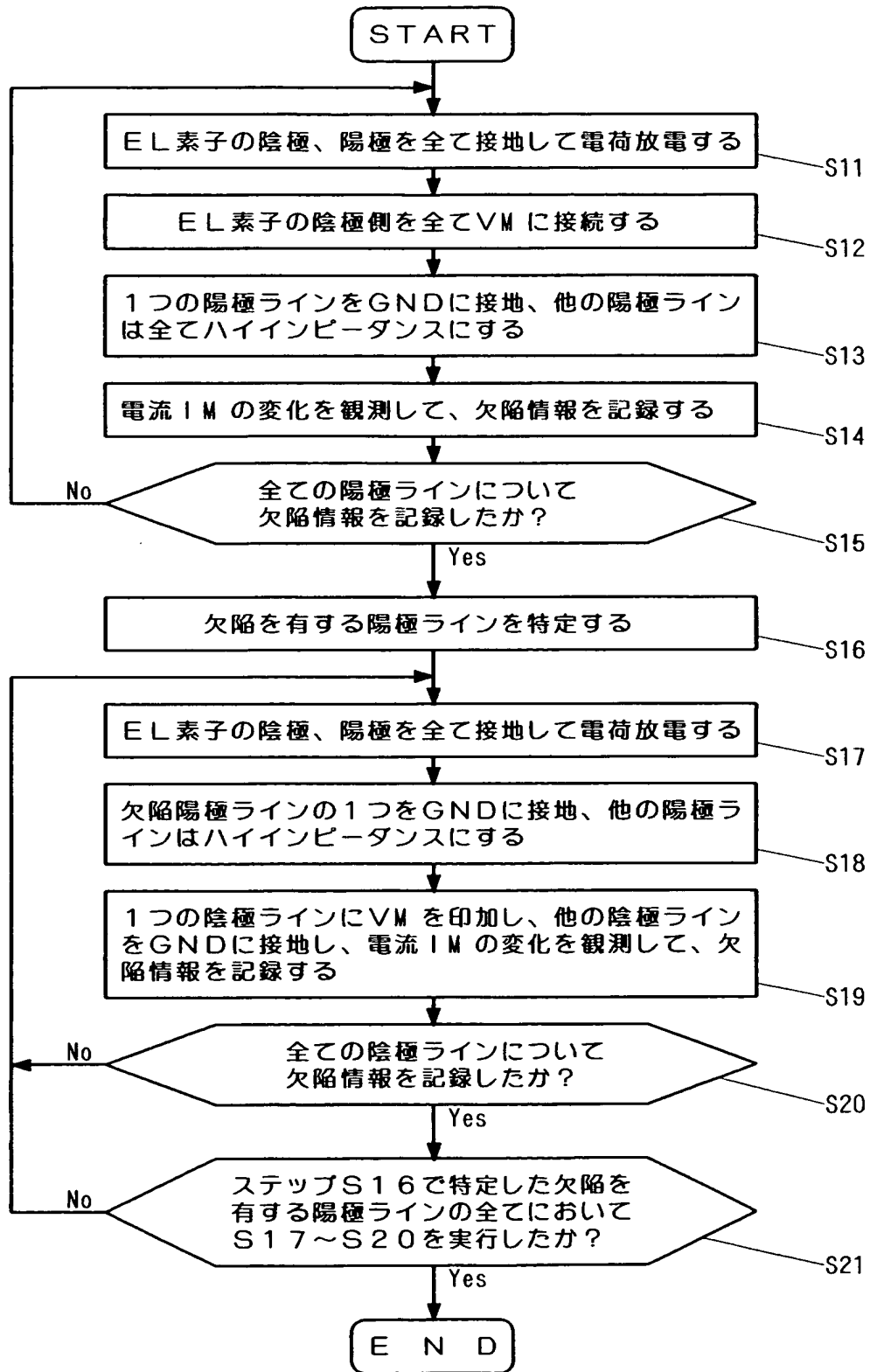
【図 2】



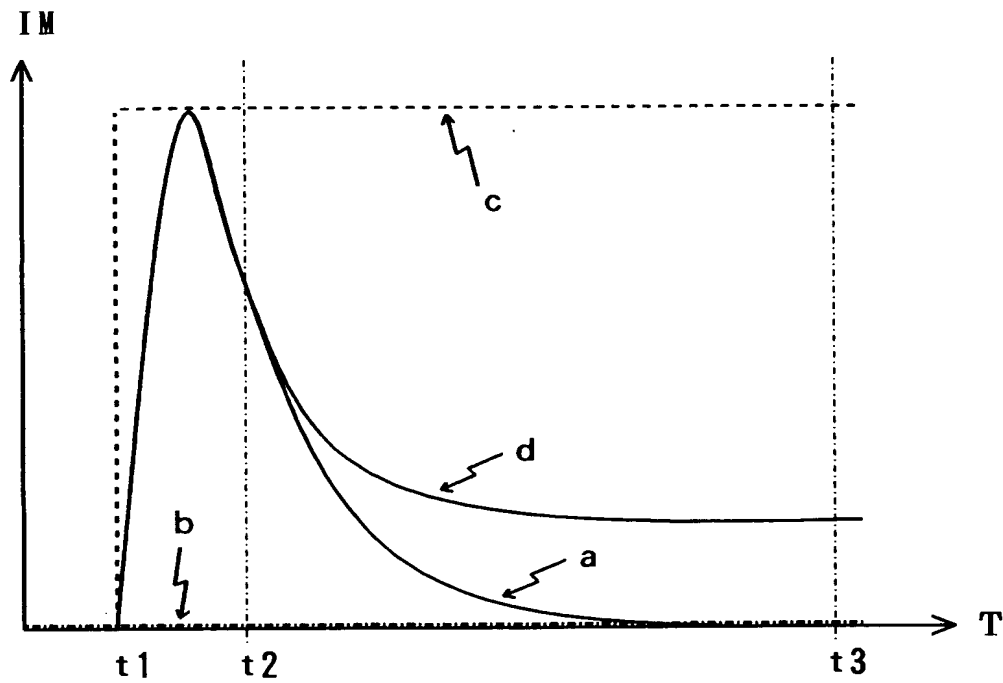
【図 3】



【図 4】



【図 5】



【書類名】 要約書**【要約】**

【課題】 表示パネルの画素に欠陥が発生した場合に、早急にユーザに対して報知することができる自発光表示モジュールを提供すること。

【解決手段】 自発光表示モジュールに例えば動作電源が投入された時、もしくは動作電源が投入されている状態において定期的に、またはユーザが検知スイッチをオン操作した時などにおいて、表示パネルの画素に欠陥が発生しているか否かを検証するルーチンが実行される。逆バイアス電圧生成回路 5 を電流源として利用し、E L 素子に非発光方向の電流を加えた時の電流波形により、画素の欠陥状態を把握する。画素が欠陥状態である場合には、画素欠陥報知手段 1 4 が動作する。

【選択図】 図 1

特願 2 0 0 3 - 3 9 4 2 2 9

出 願 人 履 歴 情 報

識別番号 [0 0 0 2 2 1 9 2 6]

1. 変更年月日 2 0 0 2 年 2 月 8 日

[変更理由] 住所変更

住 所 山形県天童市大字久野本字日光 1 1 0 5 番地

氏 名 東北パイオニア株式会社